

FDK51830 同步降压变换器 4.5V 至 18V 输入，3A 输出

描述

FDK51830 器件是一款自适应导通时间 D-CAP2 模式同步降压转换器。FDK51830 器件使系统设计人员能够以低成本，低元件数，低待机电流的解决方案完成各种终端设备的电源总线稳压器套件。

FDK51830 的主控制回路使用 D-CAP2 模式控制，无需外部元件即可提供非常快速的瞬态响应。

FDK51830 还具有专有电路，使器件能够适应低等效串联电阻(ESR)输出电容(如 POSCAP 或 SP-CAP)和超低 ESR 陶瓷电容。该器件采用 4.5 V 至 18 V VCC 输入，以及 2.0 V 至 18 V VIN 输入电源电压工作。输出电压可在 0.76 V 至 5.5V 之间编程。该器件还具有可调节的慢启动时间和电源良好功能。FDK51830 采用 14 引脚 HTSSOP 封装，工作温度范围为-55°C 至 125°C。

产品特征

- D-CAP2 模式实现快速瞬态响应
- 低输出纹波并允许陶瓷输出电容
- 宽 VCC 输入电压范围：4.5 V 至 18 V
- 宽 VIN 输入电压范围：2.0 V 至 18 V
- 输出电压范围：0.76 V 至 5.5 V
- 高效集成 FET 优化用于低占空比应用-120mΩ(高压侧)和 70mΩ(低压侧)
- 高效率，关断时小于 10μA
- 高初始带隙基准精度
- 可调节软启动
- 预偏置软启动
- 650-kHz 开关频率(fsw)
- 逐周期过流限制
- 电源良好输出

应用

低电压系统的广泛应用

- 数字电视电源
- 高清 Blu-ray Disc 播放器
- 网络家庭终端设备
- 数字机顶盒(STB)

简易示意图

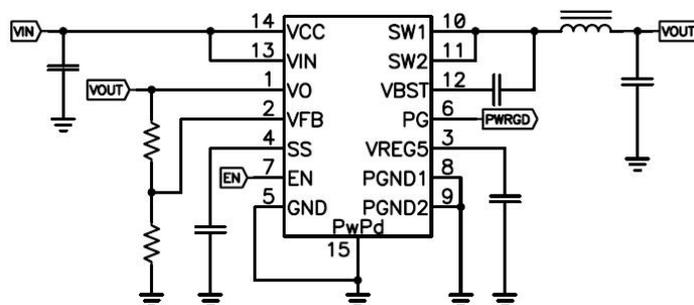


图 1. FDK51830 典型应用示意图

订购信息

Mode	Package	Ordering Number	Packing Option
FDK51830	HTSSOP14	FDK51830YHTSSOP14G/TR	Tape and Reel,3000

引脚配置

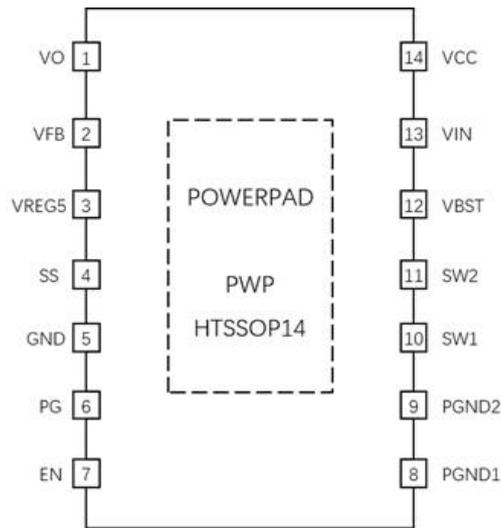


图 2.引脚 PWP 封装顶视图

绝对最大值范围

工作在室温范围内（除特别说明外）

参数		最小	最大	单位
Vi 输入电压范围	V_{IN}, V_{CC}	-0.3	20	V
	EN	-0.3	20	V
	V_{BST} (vs SW1 SW2)	-0.3	5.5	V
	V_{FB}, V_O, SS, PG	-0.3	5.5	V
	SW1, SW2	-2	20	V
	SW1, SW2(10ns 瞬态)	-3	20	V
输出电压	V_{REG5}	-0.3	5.5	V
	$PGND1, PGND2$	-0.3	0.3	V
V_{diff}	GND 与 POWERPAD 间的电压	-0.3	0.2	V
T_J	工作结温	-40	150	°C

(1) 施加电压超过所列举的绝对最大值范围，可能会对器件造成永久的损伤

处理范围

参数	符号	处理条件	最小	最大	单位
存储温度范围	T_{stg}		-65	150	°C
静电泄放	$V_{(ESD)}$	人体模型 (HBM), 所有引脚		2000	V
		器件充电模型 (CDM), 所有引脚		500	

热信息

热标准		PWP	单位
		12 引脚	
$R_{\theta JA}$	结到外围的热电阻	55.6	°C/W
$R_{\theta JC (top)}$	结到顶层的热电阻	51.3	
$R_{\theta JB}$	结到板的热电阻	26.4	
R_{JT}	结到顶层的特性寄生参数	1.8	
R_{JB}	结到板的特性寄生参数	20.6	
$R_{\theta JC (bot)}$	结到底层的热电阻	4.3	

推荐工作条件

工作在室温范围内 (除特别说明外)

推荐工作条件			最小	最大	单位
V_{CC}	供电输入电压范围		4.5	18	V
V_{IN}	功率输入电压范围		2	18	V
V_I	输入电压范围	V_{BST}	-0.1	23.5	V
		V_{BST} (vs SW1 SW2)	-0.1	5.5	
		EN	-0.1	5.5	
		SS, PG	-0.1	18	
		V_{FB}, V_O	-0.1	5.5	
		SW1, SW2	-0.1	18	
		SW1, SW2(10ns 瞬态)	-0.1	18	
		P_{GND1}, P_{GND2}	-0.1	0.1	
V_O	输出电压范围	V_{REG5}	-0.1	5.5	V
I_O	输出电流范围	I_{REG5}	0	10	mA
T_A	工作室温温度		-40	125	°C
T_J	工作结温		-40	150	°C

引脚功能

引脚名称	引脚编号	I/O	描述
1	VO	I	连接到转换器的输出，端口用于导通时间调节
2	VFB	I	转换器反馈到输入，连接反馈分压电阻
3	VREG5	O	5V 电源供电输出，用一个电容(典型 1 μ F)接 GND
4	SS	I	软起动控制，用一个外部电容接地
5	GND	--	信号地引脚
6	PG	O	开路的漏端，电源良好输出
7	EN	I	使能控制输入
8	PGND1	--	低侧功率管的地返回，也用于电流比较器的输入。 PGND 和 GND 在芯片旁边强有力的接到一起
9	PGND2	--	
10	SW1	O	高侧管和低侧管连接的开关节点，也用于电流输入
11	SW2	O	
12	VBTS	O	高侧管栅极驱动的供电输入，通过一个电容接到 SW1、SW2 的端口，一个内部的 PN 二极管连接在 VREG5 到 VBST 引脚之间
13	VIN	I	电源输入接到高侧管的漏端
14	VCC	I	内部控制电路 5V 线性调节器的供电输入
--	PowerPAD	--	封装的散热 PAD，必须焊接以达到散热的目的，并接到 PGND

功能框图

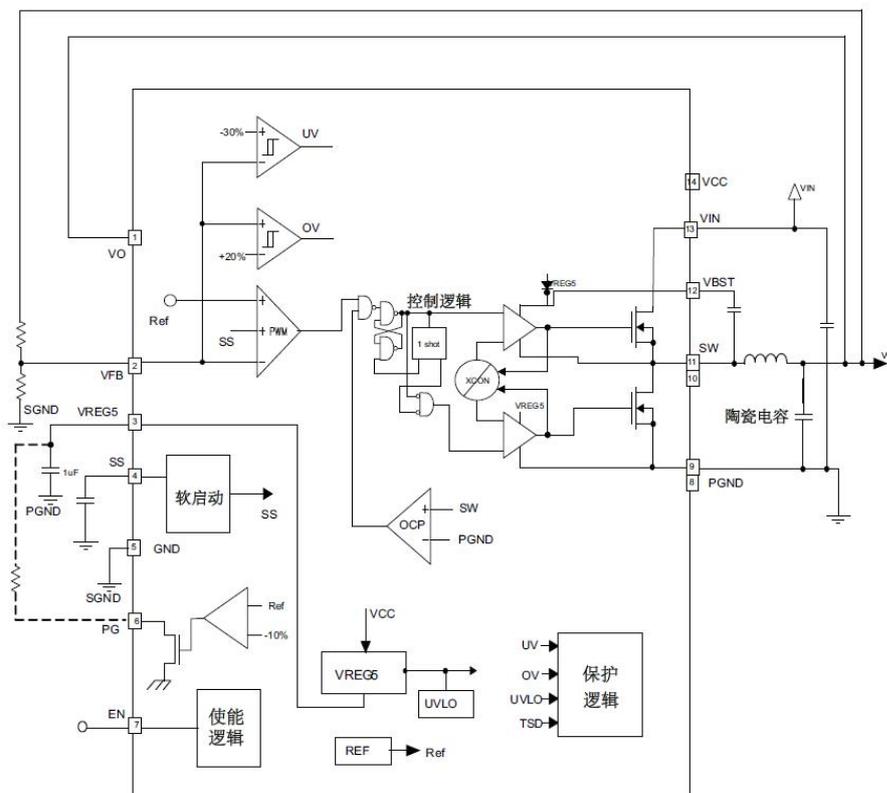


图 3.芯片功能框图

电特性

工作在室温范围, V_{CC} , $V_{IN}=12V$ (除非另外说明)

参数		测试条件	最小	典型	最大	单位
供电电流						
I_{VCC}	工作在非开关状态下供电电流	V_{CC} 电流 $T_A=25^\circ C$ $EN=5V, V_{FB}=0.8V$		650	1300	μA
I_{VCCSDN}	关断电流	V_{CC} 电流 $T_A=25^\circ C, EN=0V$			10	μA
逻辑阈值						
V_{ENH}	EN 高电平输入电压	EN		1.6		V
V_{ENL}	EN 低电平输入电压	EN		1.6		V
V_{FB} 电压和放电电阻						
V_{FBTH}	VFB 阈值电压	$T_A=25^\circ C, V_O=1.05$	757	765	773	mV
		$T_A=0^\circ C$ 到 $85^\circ C, V_O=1.05$	753		777	
		$T_A=-40^\circ C$ 到 $85^\circ C, V_O=1.05$	751		779	
I_{FB}	V_{FB} 输入电流	$V_{FB}=0.8V, T_A=25^\circ C$		0	± 0.1	μA
R_{Dischg}	V_O 泄放电阻	$EN=0V, V_O=0.5V, T_A=25^\circ C$		50	100	Ω
V_{REG5} 输出						
V_{VREG5}	V_{REG5} 输出电压	$T_A=25^\circ C, 6V < V_{CC} < 18V$ $0 < I_{VREG5} < 5 mA$	4.8	5	5.2	V
V_{LD5}	线性调整度	$6V < V_{CC} < 18V, I_{VREG5} = 5 mA$			20	mV
V_{LD5}	负载调整度	$0mA < I_{VREG5} < 5 mA$			100	mV
I_{VREG5}	输出电流	$V_{CC} = 6 V, V_{REG5} = 4.0 V, T_A = 25^\circ C$		70		mA
MOSFET						
R_{dsonh}	高侧管开关电阻	$25^\circ C, V_{BST-SW1, SW2}=5.5V$		120		m Ω
R_{dsonl}	低侧管开关电阻	$25^\circ C$		70		m Ω
限流						
I_{ocl}	限流	$T_A = -40^\circ C$ 到 $85^\circ C$		4.6		A
热关断						
T_{SDN}	热关断阈值	热关断温度		150		$^\circ C$
		迟滞		25		$^\circ C$
ON-TIME 计时控制						
t_{ON}	导通时间	$V_{IN} = 12V, V_O = 1.05V$		145		ns
$T_{OFF(MIN)}$	最小关断时间	$T_A = 25^\circ C, V_{FB}=0.7V$		260		ns
软启动						
I_{SSC}	SS 充电	$V_{SS}=0V$	1.4	2.0	2.6	μA
I_{SSD}	SS 放电	$V_{SS}=0.5V$	0.1	0.2		mA
电源良好						
V_{THPG}	PG 阈值	V_{FB} rising (good)	85%	90%	95%	
		V_{FB} falling(fault)		85%		
I_{PG}	下拉电流	PG= 0.5V	2.5	5		mV
欠压保护和过压保护						
V_{OVP}	输出过压保护	过压保护	115%	120%	125%	

T _{OVPDEL}	输出过压保护延迟			5		μs
V _{UVP}	输出欠压保护	欠压保护	65%	70%	75%	
		迟滞		10%		
T _{UVPDEL}	输出欠压保护延迟			0.25		ms
T _{UVPEN}	输出欠压保护使能延迟	与软起动相关		x 1.7		
UVLO						
V _{UVLO}	欠压阈值	V _{REG5} 唤醒电压	3.45	3.70	3.95	V
		V _{REG5} 唤醒电压迟滞	0.15	0.25	0.35	V

典型特征曲线

V_{IN}=12V, T_A=25°C

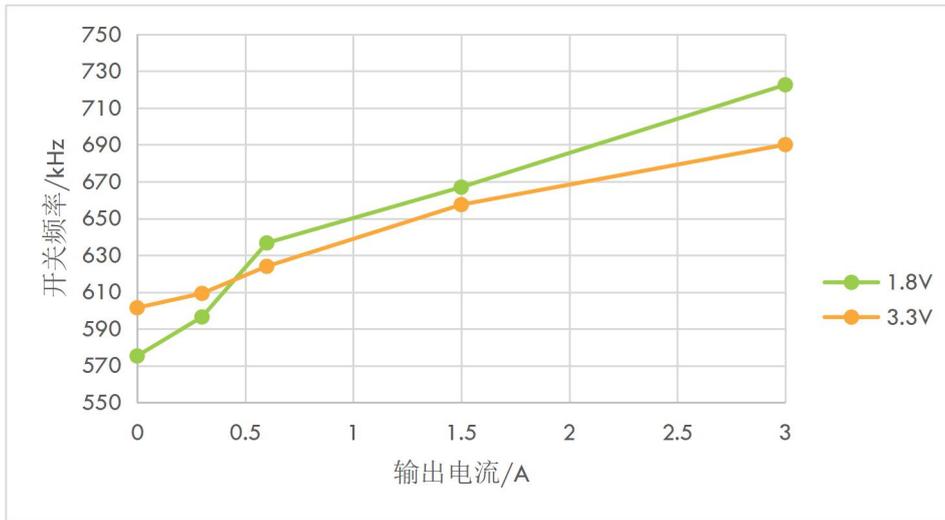


图 4. 开关频率与输出电流

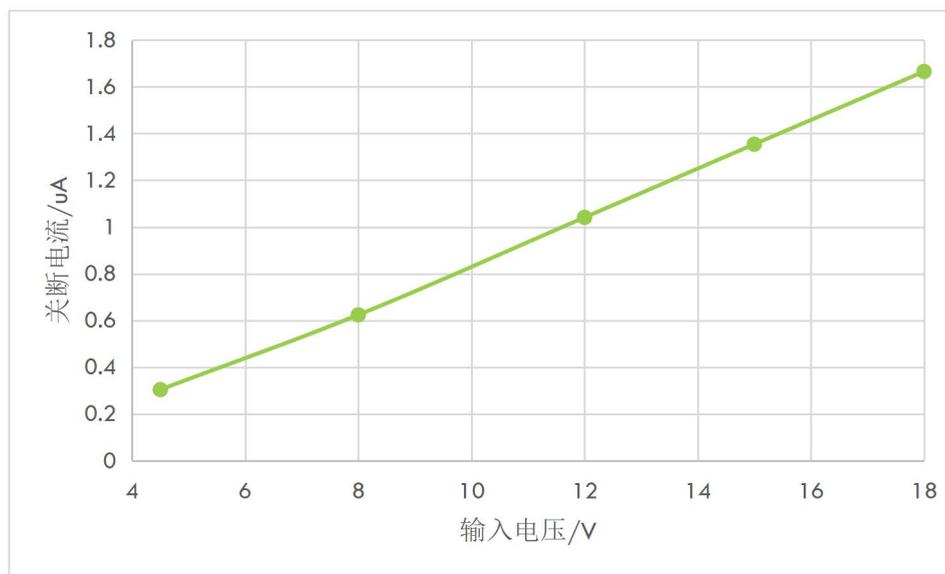


图 5. 关断电流与输入电压 V_{IN}

应用与实现

注意

以下应用部分的信息不是指标的一部分，不保证它的准确性和完整性。客户决定是否组件适合于其用途负责。客户应验证和测试他们的设计实现以确认系统功能。

1、应用信息

FDK51830 器件通常用作降压转换器，可转换 4.5V 到 18 V 范围内的电压到较低的电压。

2、典型应用

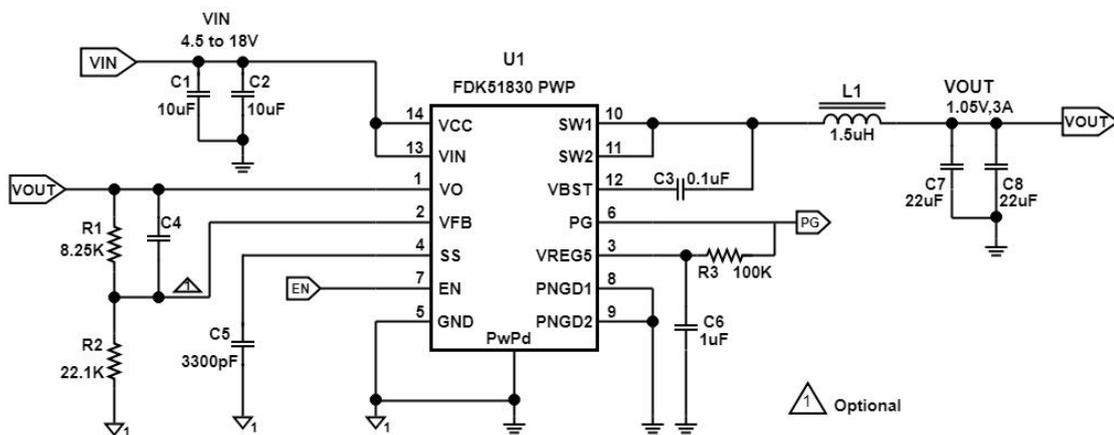


图 6. 电路框图和设计例子

2.1.设计要求

要开始设计过程，请了解表中列出的应用参数：

参数	条件	最小	典型	最大	单位
输入电压		5		17	V
输出电压			1.05		V
工作频率	$V_I=12V, I_O=1A$		650		kHz
输出电流		0		3	A
效率	$V_I=12V, V_{out}=3.3V, I_{out}=1.2A$	90%			

2.2.详细设计过程

2.2.1.输出电压电阻选择

输出电压通过从输出节点到 VFB 引脚的电阻分压器进行设置。建议使用 1% 容差或更好的分压电阻。首先使用公式 2 和公式 3 计算 VOUT。

为了在非常轻的负载下提高效率，请考虑使用更大值的电阻器，太高的电阻会更容易受到噪声的影响，并且 VFB 输入电流的电压误差将更加明显。

对于 0.76 V 至 2.5 V 的输出电压：

$$V_{OUT} = 0.765 \cdot \left(1 + \frac{R1}{R2}\right) \quad (1)$$

对于超过 2.5 V 的输出电压：

$$V_{OUT} = (0.765 + 0.0017 \cdot V_{OUT}) \cdot \left(1 + \frac{R1}{R2}\right) \quad (2)$$

2.2.2. 输出电容选择

FDK51830 使用的输出滤波器是一个 LC 电路。该 LC 滤波器在以下位置具有两个极点：

$$F_p = \frac{1}{2\pi\sqrt{L_{OUT} \times C_{OUT}}} \quad (3)$$

在低频时，总环路增益由输出设定的电阻分压器网络和内部 FDK51830 的增益。低频相移为 180 度。在输出滤波器极点频率，增益以每十倍频 -40 dB 的速度下降，相位迅速下降。D-CAP2 引入了高频零点，可将增益滚降降低到每十倍频程 -20 dB，并在零点的十倍频以上将相位增加至 90 度。必须选择为输出滤波器选择的电感器和电容器，以便等式 4 的双极点位于高频零以下。但高频零点要足够接近，提供的相位提升是为稳定电路提供足够的相位裕度。为了满足这个要求，请使用下表中推荐的值。

输出电压 (V)	R1 (kΩ)	R2 (kΩ)	C4 (pF) ⁽¹⁾	L1 (μH)	C8+C9 (μF)
1	6.81	22.1		1.5	22-68
1.05	8.25	22.1		1.5	22-68
1.2	12.7	22.1		1.5	22-68
1.8	30.1	22.1	10-22	2.2	22-68
2.5	49.9	22.1	10-22	2.2	22-68
3.3	73.2	22.1	10-22	2.2	22-68
5	121	22.1	10-22	3.3	22-68

(1) 可选的

对于 1.8 V 或以上的更高输出电压，可以通过添加与 R1 并联的前馈电容器 (C4) 来实现额外的相位提升。

电感峰峰值纹波电流、峰值电流和 RMS 电流使用公式 5, 公式 6 和公式 7 计算。电感饱和电流额定值必须大于计算的峰值电流和 RMS 或热电流额定值必须大于计算的 RMS 电流。

f_{sw} 使用 650 kHz。确保所选电感的额定值符合公式 6 的峰值电流和公式 7 的 RMS 电流。

$$I_{lp-p} = \frac{V_{OUT}}{V_{IN(max)}} \cdot \frac{V_{IN(max)} - V_{OUT}}{L_o \cdot f_{sw}} \quad (4)$$

$$I_{lpeak} = I_o + \frac{I_{lp-p}}{2} \quad (5)$$

$$I_{Lo(RMS)} = \sqrt{I_o^2 + \frac{1}{12} I_{lp-p}^2} \quad (6)$$

对于此设计示例，计算得出的峰值电流为 3.47 A，计算得出的 RMS 电流为 3.01 A。所使用的电感器为 TDK SPM6530-1R5M100，峰值电流额定值为 11.5 A，RMS 电流额定值为 11 A。

电容值和 ESR 决定了输出电压纹波量。FDK51830 旨在与陶瓷或其他低 ESR 电容器一起使用。推荐值范围为 22 μF 至 68 μF。使用公式 8 确定输出电容器所需的 RMS 电流额定值。

$$I_{CO(RMS)} = \frac{V_{OUT} \cdot (V_{IN} - V_{OUT})}{\sqrt{12} \cdot V_{IN} \cdot L_o \cdot f_{sw}} \quad (8)$$

对于本设计，使用了两个 TDK C3216X5R0J226M 22μF 输出电容器。典型的 ESR 为 每个 2

mΩ。计算得出的 RMS 电流为 0.271 A，每个输出电容器的额定电流为 4 A。

2.2.3. 输入电容选择

FDK51830 需要一个输入去耦电容器，并且根据应用需要一个大容量电容。推荐使用 10uF 以上的陶瓷电容作为去耦电容。建议在 14 脚到地之间使用额外的 0.1μF 电容，以提高过流限制功能的稳定性，电容器额定电压需要大于最大输入电压。

2.2.4. 自举电容选择

必须在 VBST 和 SW 引脚之间连接一个 0.1μF 的陶瓷电容器才能正常工作。推荐使用陶瓷电容。

2.3.应用曲线

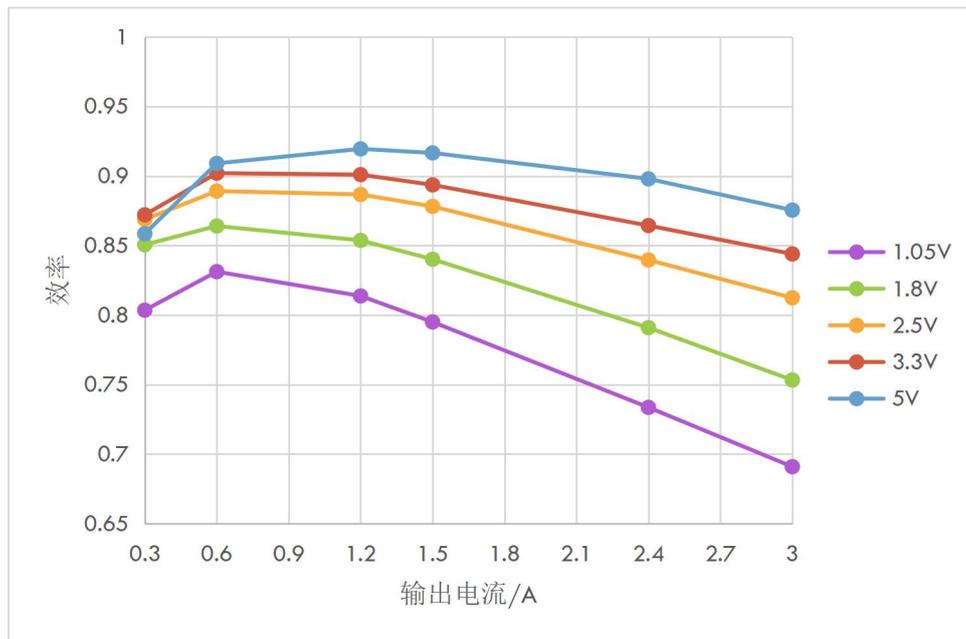


图 7. 效率与输出电流(VIN=12V)

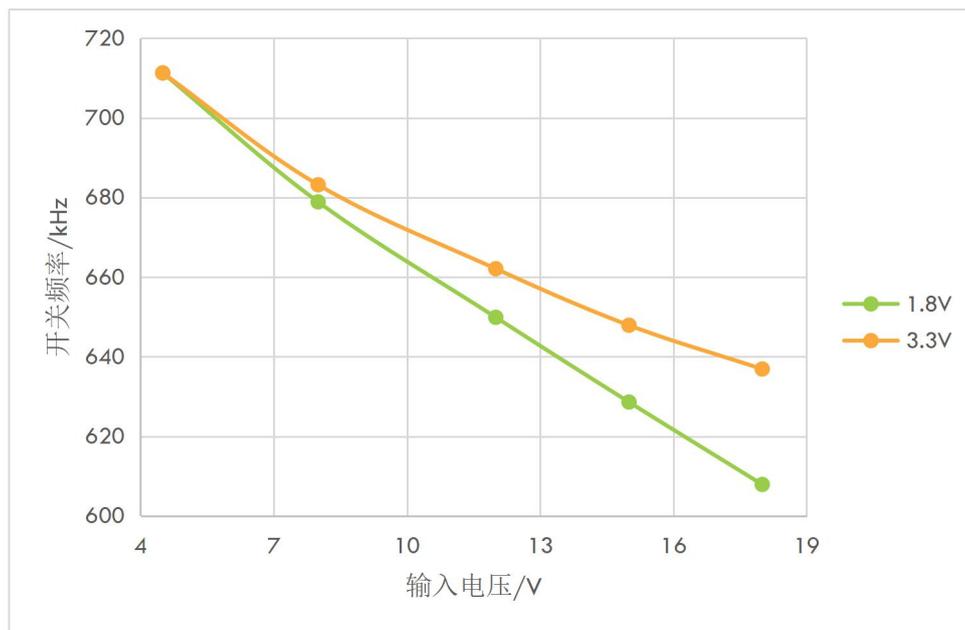


图 8. 开关频率与输入电压 VIN(IOUT=0.3A)

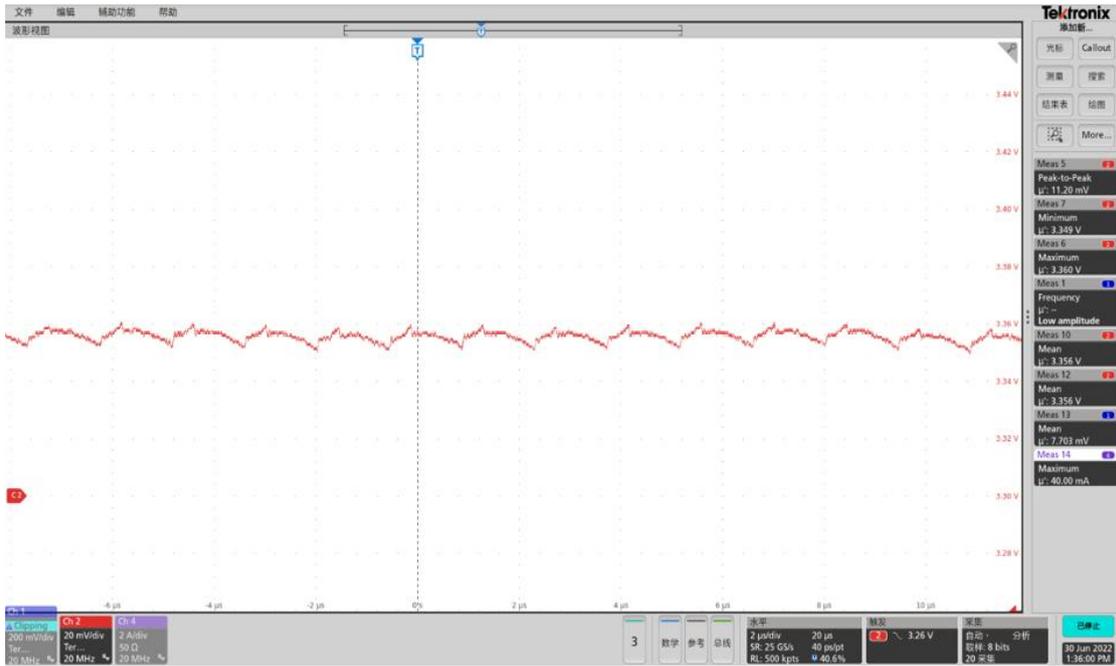


图 9. IOUT=1.5A 下的输出电压纹波(VIN=12V,VOUT=3.3V)

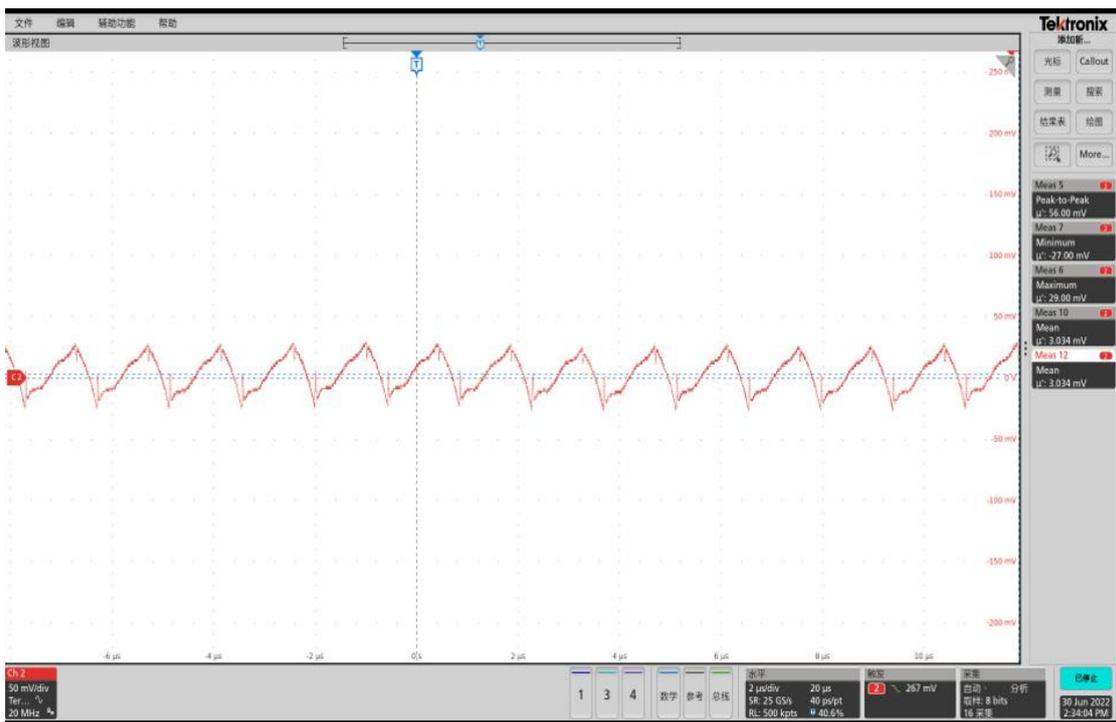


图 10. IOUT=1.5A 下的输入电压纹波(VIN=12V,VOUT=3.3V)

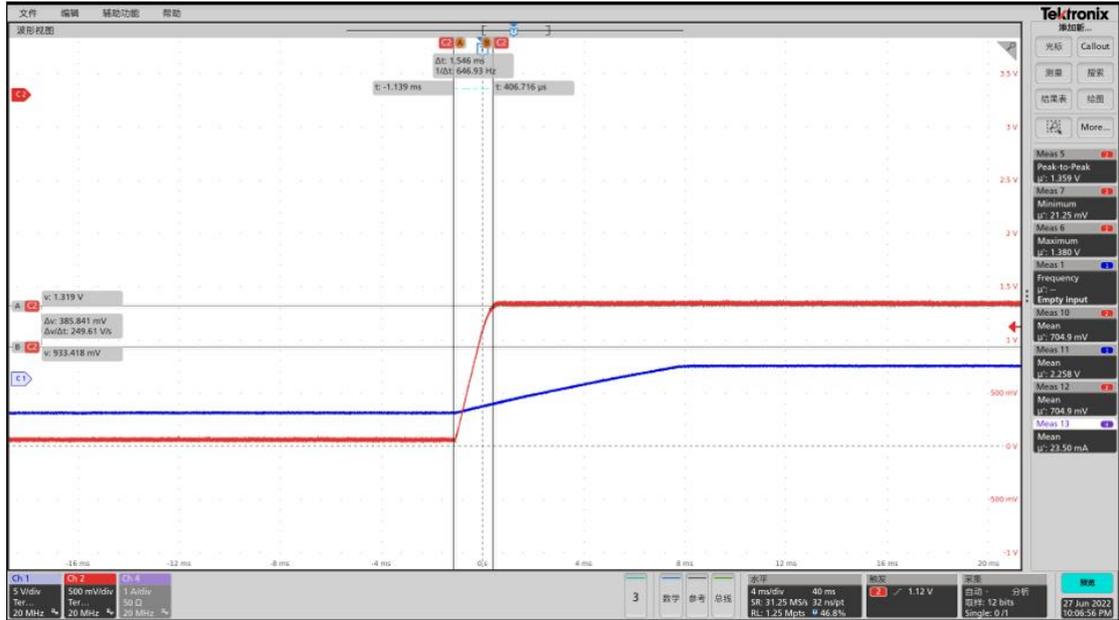
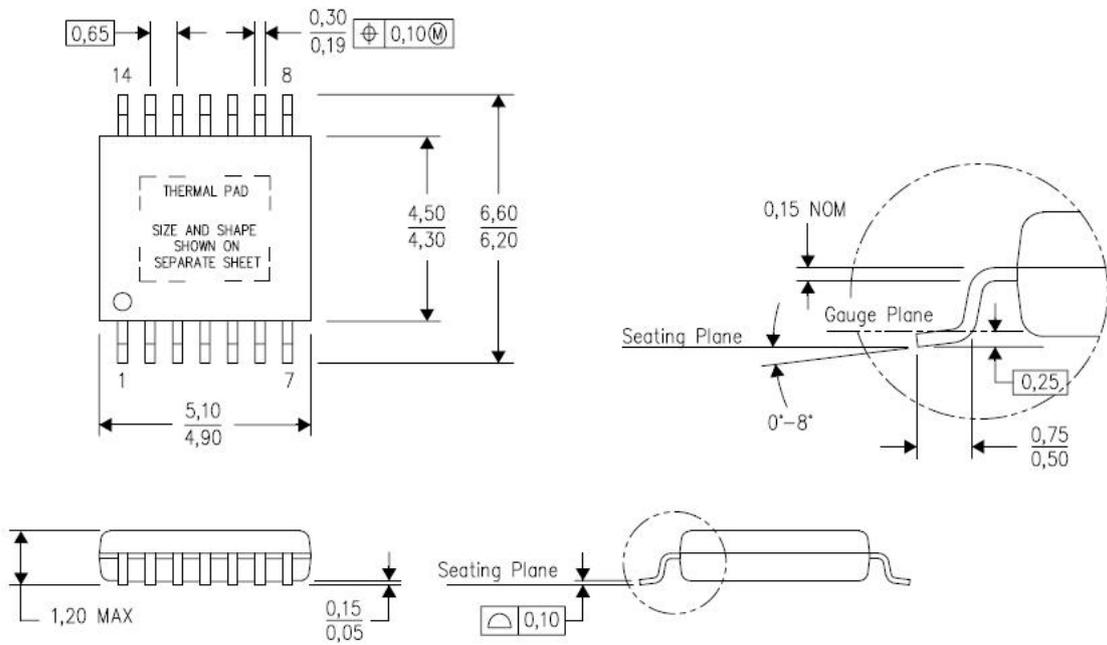


图 11. 软启动波形 (VIN=12V, VOUT=3.3V, C5=3.3nF, 蓝色:VOUT, 黄色:SS)

封装尺寸



散热注意事项

此 PowerPAD 封装包含一个外露散热垫，旨在连接到外部散热器。导热垫必须直接焊接到印刷电路板 (PCB)。焊接后，PCB 可用作散热器。此外通过使用热通孔，热焊盘可以直接连接到器件电气原理图中所示的适当铜平面，或者可以连接到特殊的设计到 PCB 中的散热片结构。这种设计优化了集成电路 (IC) 的热传递。

该封装的外露散热焊盘尺寸如图所示

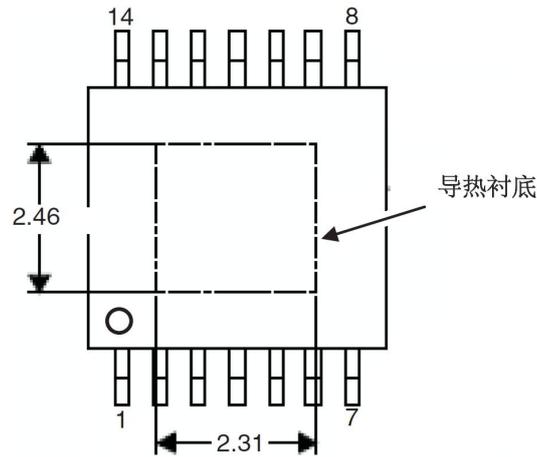


图 12. 导热衬底尺寸